西安邮电大学本科毕业设计（论文）开题报告

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| 学号 | 05125053 | 姓名 | 肖炀 | 导师 | 邢立冬 |
| 题目 | 基于WISHBONE总线的UART IP核设计 | | | | |
| 选题目的（为什么选该课题）  32位MIPS指令集优势：  近年来，开源的MIPS体系结构的CPU越来越受欢迎。思科的路由器,IBM、惠普的某些系列激光打印机及扫描仪，索尼的Playstation游戏机等，都是应用了MIPS指令集的微处理器产品。MIPS CPU中的算术逻辑单元ALU集成了各种算术运算和逻辑运算功能，包括加、减、乘、除、逻辑、移位运算等。ALU是构成微处理器的核心电路，它是限制微处理器系统性能的主要因素，因此对ALU进行谨慎的设计是至关重要的。  低功耗设计的优势：  近年来，随着集成电路规模的不断加大，功耗逐渐地成为一个电路设计好坏的重要衡量标准。便携式设备数量的急剧增加，直接导致了对高复杂度、低功耗集成电路的大量需求。低功耗集成电路的使用可以显著延长便携设备两次充电之间的时间间隔，提高其使用效率和便携程度。随着芯片尺寸和系统尺寸持续增加，要提供充分的散热能力就必须付出高昂的代价，设计高性能、低功耗数字系统的需求便得更为显著。而且，对于便携式设备，复杂而且庞大的散热系统集成是很困难的，一次需要更多的低功耗技术来克服这些矛盾。 | | | | | |
| 前期基础（已学课程、掌握的工具，资料积累、软硬件条件等）  已学课程：数字电路与逻辑设计、Verilog HDL数字系统设计、微机原理与嵌入式系统、数字集成电路设计、基于FPGA的嵌入式系统设计、计算机系统结构。  掌握的工具：Modelsim、Altera quartus/Xilinx ISE等工具。  资料积累：《基于FPGA的低功耗高速除法器设计》、《自己动手写CPU》、《Verilog HDL数字系统设计》、《cordic algorithms and architectures》、《基于CORDIC算法实现三角函数的运算》、《基4BOOTH 编码的高速32× 32 乘法器的设计与实现》等。  软硬件条件：装有Modelsim、quartus/ISE软件的计算机一台，FPGA开发板一套（实验室提供）。 | | | | | |
| 要解决的问题（做什么）  首先要熟悉32位MIPS指令集的工作方式、结构及其各种接口含义；其次要重点掌握MIPS CPU中的算术逻辑单元ALU集成的各种算术运算和逻辑运算功能；对其中一些算术运算的算法进行优化，使其速度更快，功耗更低；最后按照MIPS CPU中的算术逻辑单元ALU的端口进行自己的ALU设计。 | | | | | |
| 工作思路和方案（怎么做）  第1周，收集相关资料；  第2-4周，整合资料完成开题报告，并制作整体设计方案；  第5-6周，制定各模块的详细设计方案，对其进行仿真并注意其结果、功耗和速度等（包括除法、乘法等）；  第7-9周，完成ALU的电路设计和低功耗设计；  第10-13周，完成整个电路的仿真验证；  第14-15周，撰写毕业论文，准备答辩。 | | | | | |
| 指导教师意见  签字 年 月 日 | | | | | |